

512ビット(64語×8ビット)不揮発性メモリ

For the availability of this product, please contact the sales office.

概要

CXK1011P/Mは電氣的消去、電氣的プログラムが可能な64語×8ビット構成のE²PROMで、MNOS型不揮発性メモリトランジスタを用いています。

入力及び出力は、シリアルにデータ転送を行います。チャージポンプ回路を内蔵しており、5V電源のみで全ての動作を行い、またタイマ回路を内蔵していますので、外付部品は不要で、消去、書き込みを自動的に行います。

電子チューナ用不揮発性チャンネルメモリ、DIPスイッチの置き換え、各種定数の設定等、フィールドで即座に書き換えが必要な読み出し専用メモリシステムに最適です。

特長

- 単一5V電源
- フルデコード64語×8ビット構成
- シリアルデータ転送
- 1語単位及びチップ一括の書き換え可能
- 無電源時の記憶保持時間 10年以上
- 消去、書き込み回数 10⁵回以上
- TTL IC直接駆動可能
- 低消費電力設計 (25mW標準)

構造 PチャンネルMNOS IC

絶対最大定格 (GND=0V)

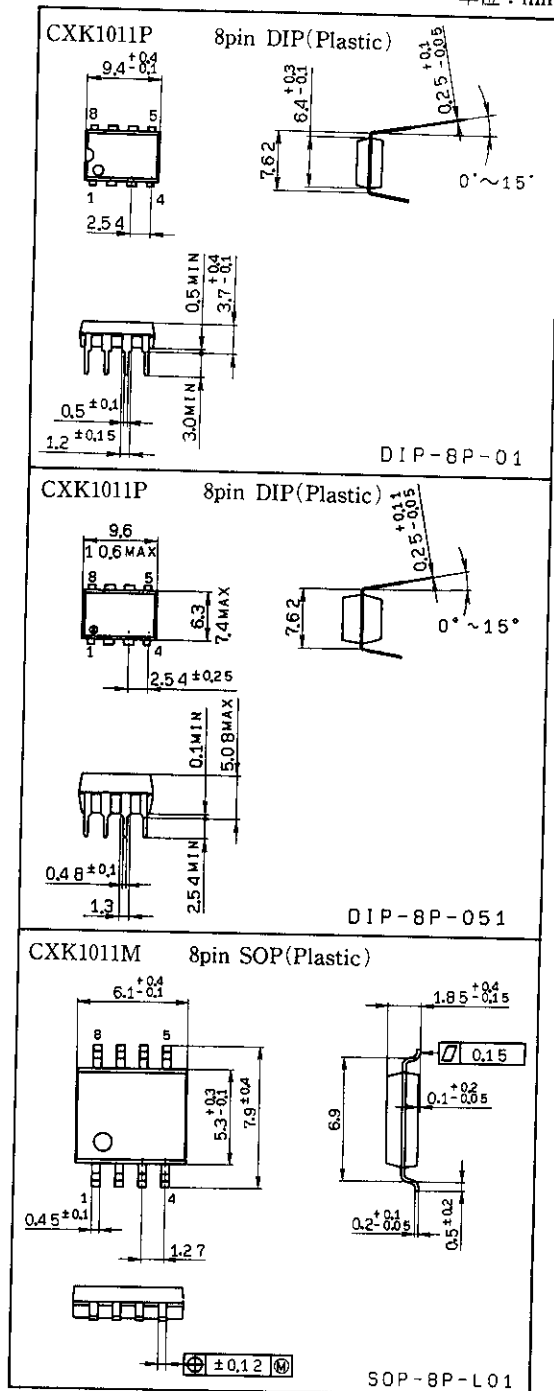
●電源電圧	V_{CC}	-0.3~+7.0	V
●入力電圧	V_{IN}	-0.3~ $V_{CC}+0.3$	V
●動作温度	T_{opr}	-40~+85	°C
●保存温度	T_{stg}	-55~+150	°C

推奨動作条件 ($T_a = -40 \sim +85^{\circ}\text{C}$, GND=0V)

●電源電圧	V_{CC}	4.5~5.5	V
●クロック周波数	f_{CLK}	DC~100	kHz
●ハイレベル入力電圧	V_{INH}	$0.7V_{CC} \sim V_{CC}$	V
●ローレベル入力電圧	V_{INL}	$0 \sim 0.3V_{CC}$	V

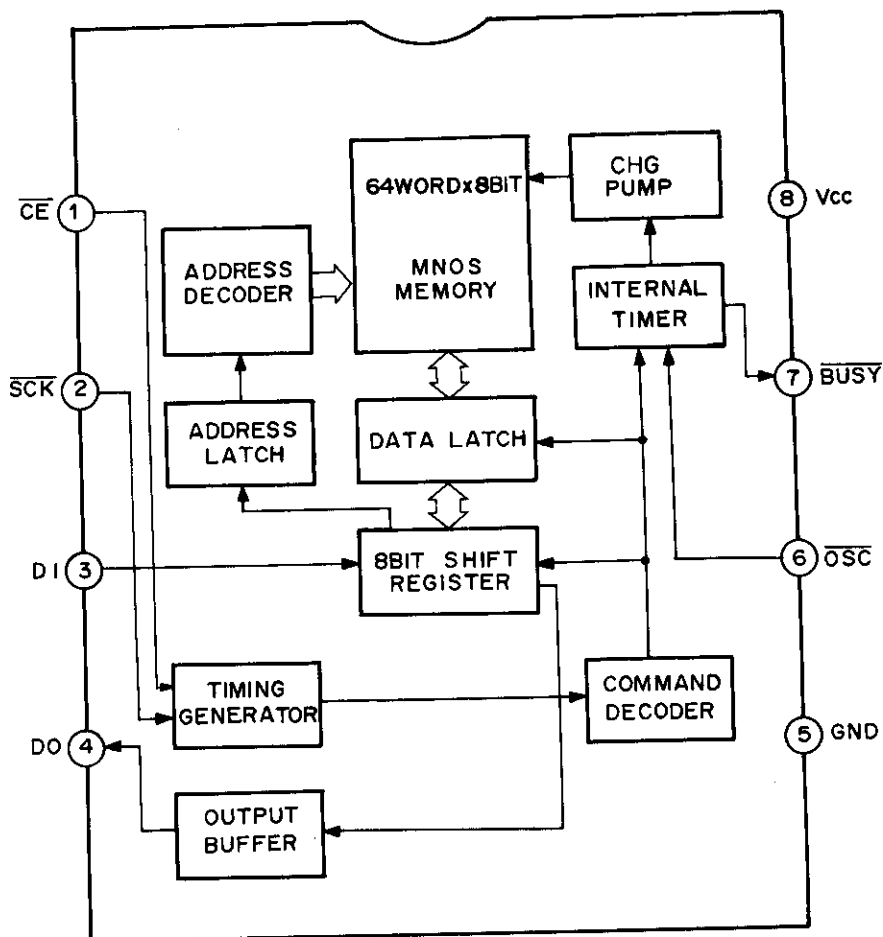
外形寸法図

単位: mm



80143B-HP

ブロック図及び端子配列図



端子説明

端子番号	I/O	端子記号	端子説明
1	IN	CE	チップイネーブル入力端子
2	IN	SCK	同期クロック入力端子
3	IN	DI	データ入力端子
4	OUT	DO	データ出力端子
5	—	GND	電源端子 (通常0V)
6	IN	OSC	発振端子 (内部回路使用時は、解放又はV _{CC} に固定)
7	OUT	BUSY	BUSY 信号出力端子
8	—	V _{CC}	電源端子 (通常+5V)

電気的特性 1

Ta = -40~+85°C, V_{CC} = 5V ± 10%, GND = 0V

項 目	記号	条 件	最小値	標準値	最大値	単位
電源電流	I _{CC}	*1		5	9	mA
入力プルアップ電流	I _{IU}	CE, SCK, DI, OSC	V _{IN} = 0V	-30	-60	μA
出力リーク電流	I _{OLK}	DO, BUSY			±10	μA
出力電圧“高”レベル1	V _{OH1}	DO	I _{OH} = -400μA	2.4		V
出力電圧“低”レベル1	V _{OL1}	DO	I _{OL} = 1.6mA		0.4	V
出力電圧“高”レベル2	V _{OH2}	BUSY	I _{OH} = -400μA	2.4		V
出力電圧“低”レベル2	V _{OL2}	BUSY	I _{OL} = 400μA *2		0.4	V

*1. Erase 時及び Write 時を含みます。

*2. 図 2 参照

電気的特性 2

Ta = -40~+85°C, V_{CC} = 5V ± 10%, GND = 0V

項 目	記号	条 件	最小値	標準値	最大値	単位
クロックパルス幅	t _{WH}		5			μs
クロックパルス幅	t _{WL}		5			μs
データ入力セットアップ時間	t _{DS}		1			μs
データ入力ホールド時間	t _{DH}		0			μs
立ち上がり立ち下がり時間	t _{r,tf}				1	μs
チップイネーブルセットアップ時間	t _{CES}		5			μs
チップイネーブルホールド時間 1	t _{CEH1}		5			μs
チップイネーブルホールド時間 2	t _{CEH2}		100			μs
クロックセットアップ時間	t _{CKS}		5			μs
データ遅延時間	t _{OD}	DC, C _L = 100pF			4	μs
BUSY 出力遅延時間*3	t _{BD}	BUSY, R = 10kΩ			500	μs
読出回数	N _R	リフレッシュ間	10 ⁷	10 ⁹		回
プログラム時間	t _{PP}	内部タイマー使用時*1		40	100	ms
消去時間	t _E	外部コントロール時*2	16	20	100	ms
書き込み時間	t _W	外部コントロール時*2	16	20	100	ms
記憶保持時間 1	t _{MH1}	10 ⁴ 回書き換え後 Ta = 85°C で保存	10			年
記憶保持時間 2	t _{MH2}	10 ⁶ 回書き換え後 Ta = 85°C で保存	1			年

*1. Ta = 25°C での値です。(図 1 参照)

*2. t_E および t_W は 16ms ~ 100ms の範囲で使用されれば、消去、書き込み機能上全く問題ありません。

*3. 図 2 参照

命令表

M 4	M 3	M 2	M 1	動 作 命 令
0	0	0	0	ノーオペレーション
0	0	1	0	DW: メモリ書き込み
0	1	0	0	ALDW: 全バイト書き込み
0	1	1	0	テストモード, 使用禁止
1	0	0	0	ノーオペレーション
1	0	1	0	DR: メモリ読み出し
1	1	0	0	テストモード, 使用禁止
1	1	1	0	テストモード, 使用禁止
×	×	×	1	テストモード, 使用禁止

動作説明

(1) タイミング

同期クロック ($\overline{\text{SCK}}$) の立ち上がりで、DI よりデータが取り込まれ、立ち下がりで DO よりデータが出力されます。

入力データは、 $\overline{\text{SCK}}$ の立ち上がりより $1\mu\text{s}$ 以前に安定となっている必要があります。

(2) DR: Data Read (メモリ読み出し)

$\overline{\text{CE}}$ を “L” にしてから、 $5\mu\text{s}$ 以降に第 1 クロックを入力します。

アドレスデータ (A6~A1)、モードデータ (M4M3M2M1 = 1010) を入力しますと 17 番目のクロックから立ち下がり同期して D7 D6...D0 と順に出力されます。

$\overline{\text{CE}}$ は、24 番目のクロックが立ち上がってから $5\mu\text{s}$ 以降に “H” して下さい。

(3) DW: Data Write (メモリ書き込み)

$\overline{\text{CE}}$ を “L” にしてから、 $5\mu\text{s}$ 以降に第 1 クロックを入力します。

アドレスデータ (A6~A1)、モードデータ (M4M3M2M1 = 0010)、データ (D7~D0) を入力しますと、24 番目のクロックの立ち上がりから自動的に消去、書き込みを行います。

$\overline{\text{BUSY}}$ 端子は、消去、書き込み時には “L” を、書き込み終了時には “H” を出力しますので、“H” 出力後 $5\mu\text{s}$ 以降に $\overline{\text{CE}}$ を “H” にして下さい。

$\overline{\text{BUSY}}$ 端子を使用しない場合は、 $100\text{ms}(\text{tpp Max})$ 以降に $\overline{\text{CE}}$ を “H” にして下さい。

(4) ALDW: All Byte Data Write (全バイト書き込み)

モードデータ (M4M3M2M1 = 0100) を入力しますと、全アドレスに同時に同じデータ (D7~D0) を書き込みます。

$\overline{\text{CE}}$ タイミング、 $\overline{\text{BUSY}}$ 出力は(3)と同じです。

(5) 消去、書き込み外部制御

消去、書き込み用のパルスは、内蔵の C、R によって発生しますが、外部から制御する事も可能です。

DW モード、又は ALDW モードで、 $\overline{\text{OSC}}$ 端子を “L” にする事により、 $\overline{\text{SCK}}$ 端子を用いて消去、書き込みの制御が出来ます。

t_E (20 ms Typ) の間に消去され、 t_W (20 ms Typ) の間に書き込まれます。

t_W 経過後 $\overline{\text{SCK}}$ 端子を “H” にすると、書き込み終了パルスが発生しますが、実際の終了はパルスが発生してから約 $50\mu\text{s}$ 後です。(50 μs Typ, 100 μs Max)

この時 $\overline{\text{BUSY}}$ 端子が “L” → “H” と変わりますので、“H” となってから $5\mu\text{s}$ 以降に $\overline{\text{CE}}$ 端子を “H” にして下さい。

$\overline{\text{BUSY}}$ 端子を使用しない時は、 $\overline{\text{SCK}}$ 端子を “L” → “H” (t_W) 後、 $100\mu\text{s}$ 以降に $\overline{\text{CE}}$ を “H” にして下さい。

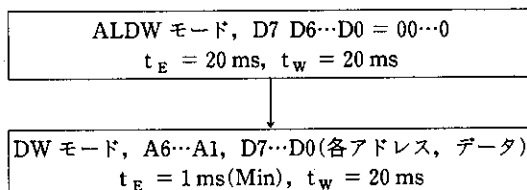
(6) ALDW モードの利用

メモリ素子への書き込みは、「消去」→「書き込み」というサイクルを経て行われます。通常の書き込み (DW モード) では、64 アドレス全てを書き込むのに、

$$64 \times t_{PP} (\text{又は}, t_E + t_W) = 2.56 \text{ sec (Typ)}$$

の時間を必要とします。

CXK1011M では、「消去状態」と「データ “0”」とを対応させています。一旦、すべてのアドレスに “0” を書き込んだ後 (消去状態)、各アドレスにデータを書き込んでゆくことにより、プログラム時間の短縮が可能です。



この場合、プログラム時間は、

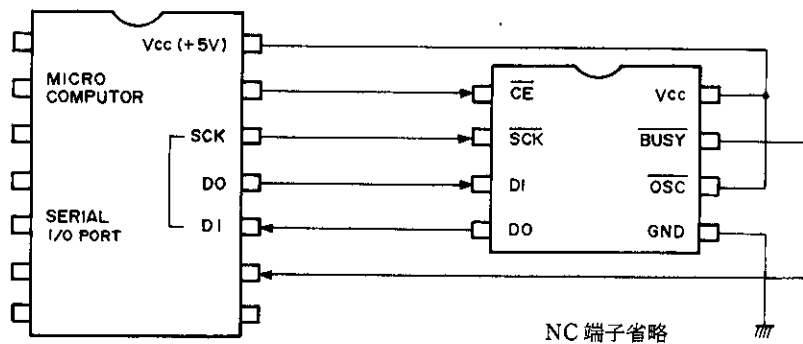
$$(20 \text{ ms} + 20 \text{ ms}) + 64 \times (1 \text{ ms} + 20 \text{ ms}) = 1.38 \text{ sec}$$

となります。

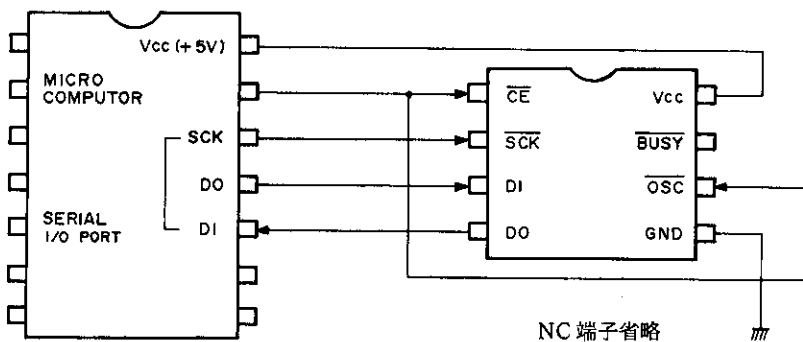
応用回路例

(1) 内部タイマ回路使用

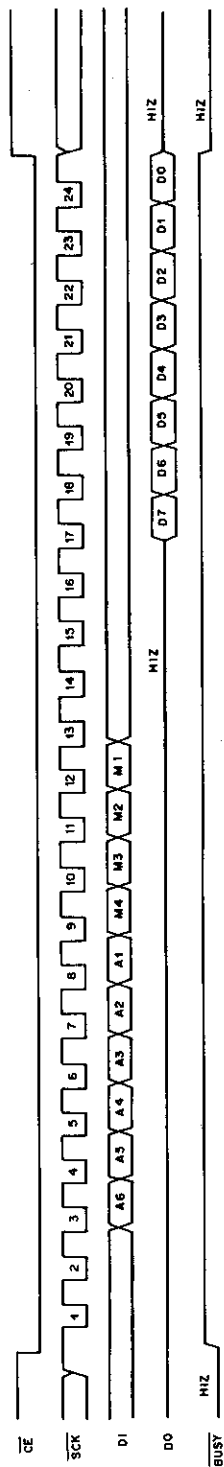
(シリアルポート使用例, 一般ポートでも使用可能です。BUSY 端子を用いない事も可能です。)



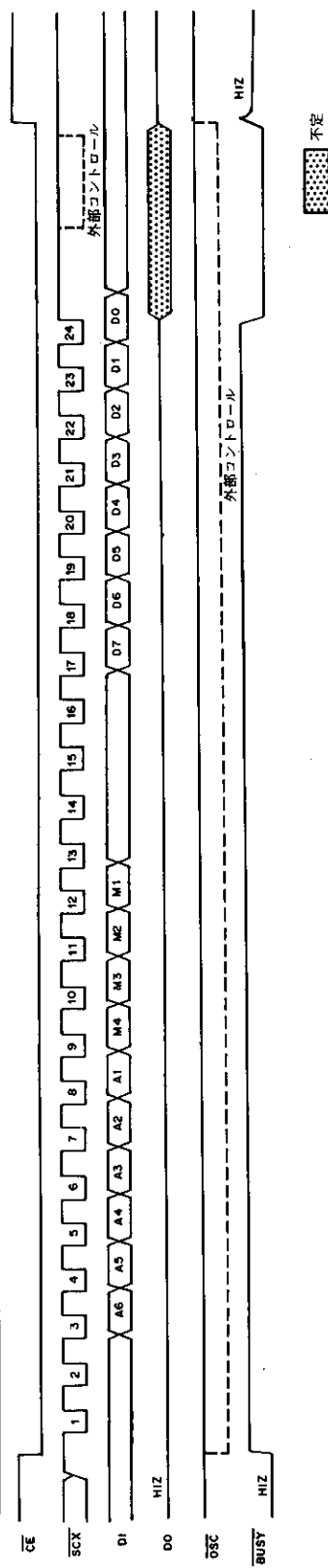
(2) 外部コントロール使用



DR (DATA READ)



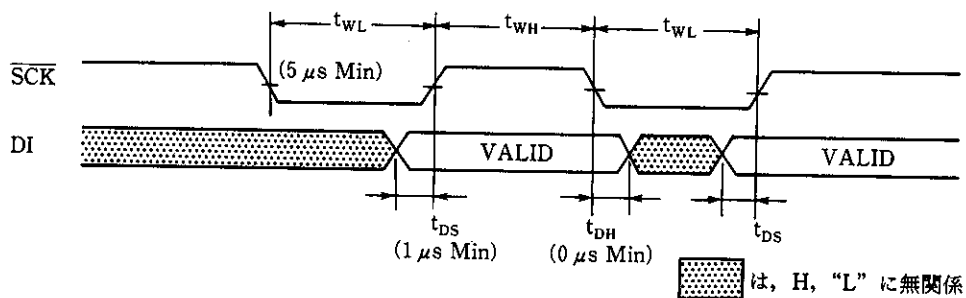
DW (DATA WRITE), ALDW (ALL BYTE DATA WRITE)



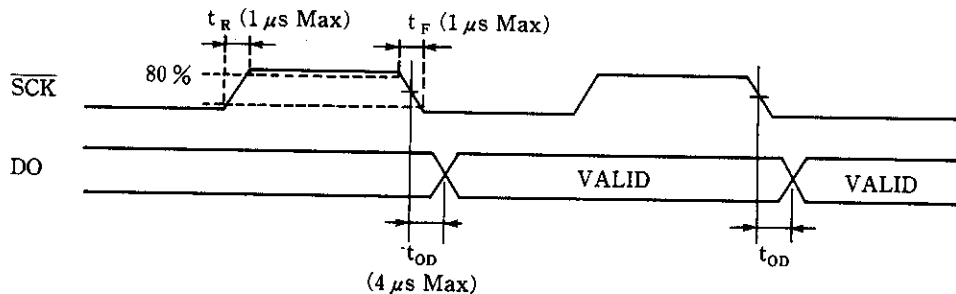
不定

入出力タイミングチャート

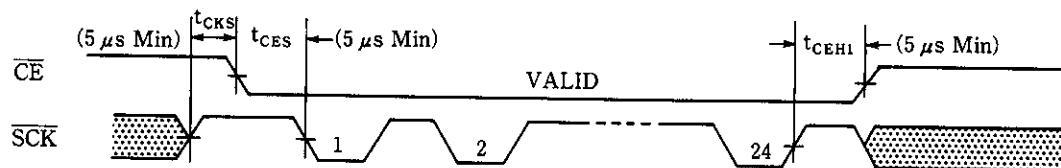
INPUT MODE



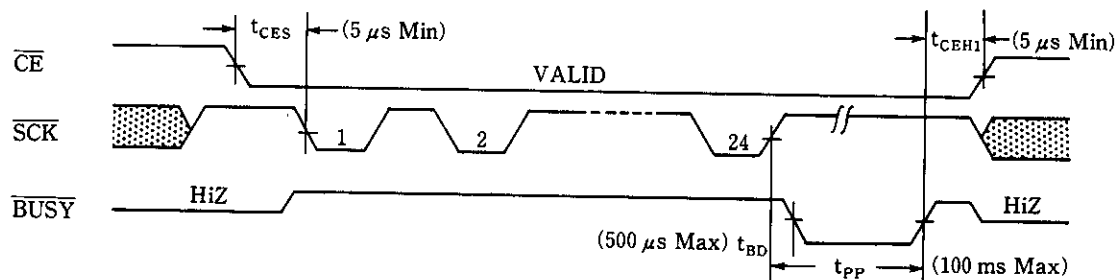
OUTPUT MODE



CE TIMING 1 (DR MODE)



CE TIMING 2 (DW, ALDW MODE, INTERNAL TIMER)



CE TIMING 3 (DW, ALDW MODE, EXTERNAL CONTROL)

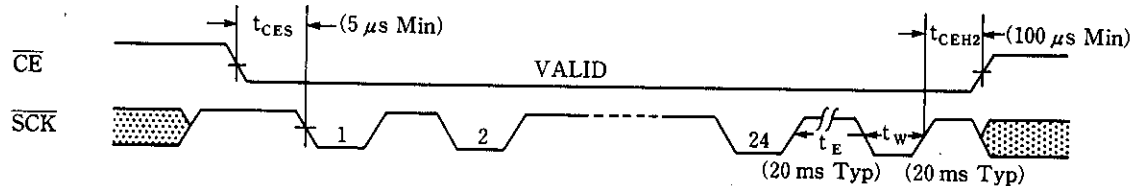


図1. プログラム時間温度特性

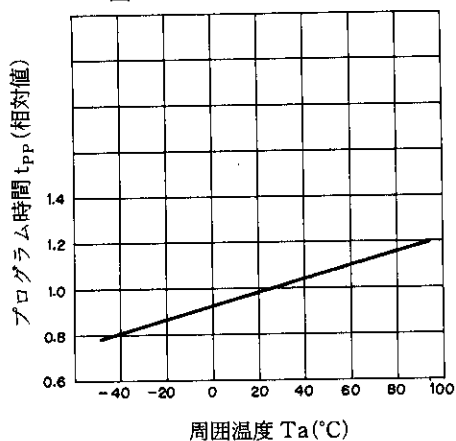


図2. BUSY 端子出力遅れ

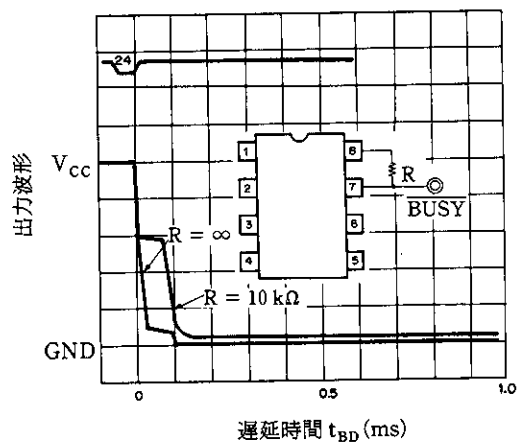


図3-A. DO 端子出力特性 (標準値)

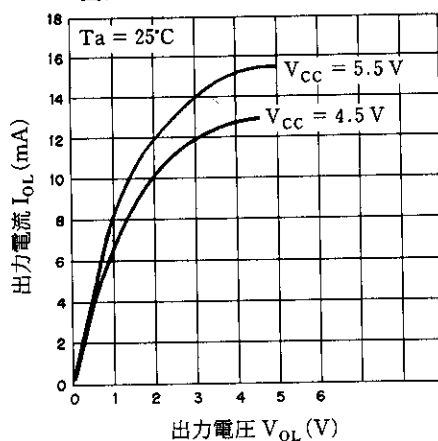


図3-B. DO 端子出力特性 (標準値)

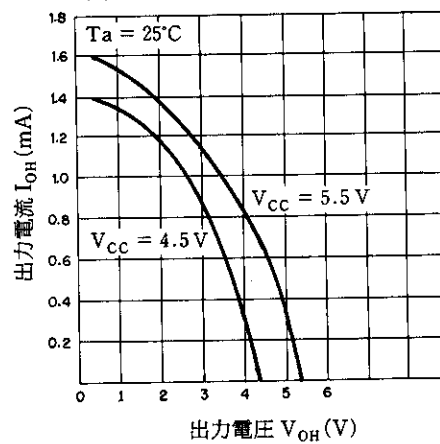


図4. 電源電流温度特性

